

Requested Patent: JP2000124259A

Title:

IC CHIP, SEMICONDUCTOR DEVICE, AND MANUFACTURE OF THE
SEMICONDUCTOR DEVICE ;

Abstracted Patent: JP2000124259 ;

Publication Date: 2000-04-28 ;

Inventor(s): HASEGAWA KIYOSHI ;

Applicant(s): SONY CORP ;

Application Number: JP19980289459 19981012 ;

Priority Number(s): ;

IPC Classification: H01L21/60 ; H05K3/34 ;

Equivalents:

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an IC chip and a semiconductor device reliable in electrical connection even if they do not have reinforcing lands, and to provide a method for manufacturing the semiconductor device. SOLUTION: This semiconductor device includes an IC chip 20 and a printed circuit board 30 mounted with the IC chip 20. The chip 20 has solder lands 22 for electrodes, and the lands are arranged along a plurality of concentric circles which are mutually separated from each other, with a bump being provided on each of the solder lands. The board 30 has solder lands 28 at positions corresponding to the solder lands 22 of the chip 20. Thereby even if the board 30 and chip 20 have different thermal expansion coefficients, stresses on junction parts (solders) between the board 30 and chip 20 can be dispersed to all the junction parts, thus making it difficult for the junction parts to be broken.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-124259
(P2000-124259A)

(43) 公開日 平成12年4月28日 (2000.4.28)

(51) Int.Cl. ⁷	識別記号	F I	テーム(参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 E 3 1 9
H 0 5 K 3/34	5 0 1	H 0 5 K 3/34	5 0 1 E 5 F 0 4 4

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平10-289459
(22) 出願日 平成10年10月12日 (1998. 10. 12)

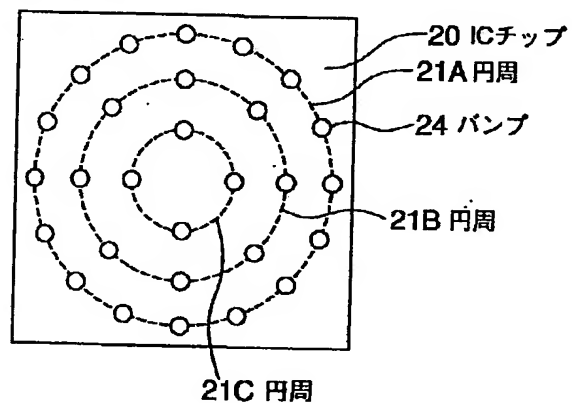
(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72) 発明者 長谷川 潔
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
Fターム(参考) 5E319 AC11 BB04 BB05 CC33 CD26
5F044 KK01 KK12 KK17 LL01 QQ02
QQ06

(54) 【発明の名称】 ICチップ、半導体装置、及び、半導体装置の製造方法

(57) 【要約】

【課題】 補強ランドを有していなくても電気的接続の信頼性が高いICチップ、半導体装置、及び、半導体装置の製造方法を提供する。

【解決手段】 半導体装置は、ICチップ20と、ICチップ20を実装するプリント回路基板30とを備えている。ICチップ20は、複数の同心状の円周上に、電極に対応した半田ランド22を互いに離隔して有し、更に、各半田ランド上にバンプ24を有する。プリント回路基板30は、ICチップ20の半田ランド22に対応する位置に半田ランド28を有する。これにより、プリント回路基板30及びICチップ20の熱膨張係数が異なっても、プリント回路基板30及びICチップ20を相互に接合している接合部(半田)に加わる応力は、全ての接合部に分散し、接合部が破断し難い。



【特許請求の範囲】

【請求項1】 電極に対応した半田ランドを円周上に互いに離隔して有することを特徴とするICチップ。

【請求項2】 複数の同心状の円周上に半田ランドを有することを特徴とする請求項1に記載のICチップ。

【請求項3】 請求項1又は2に記載のICチップと、該ICチップの半田ランドに対応する位置に半田ランドを有するプリント回路基板とを備え、ICチップがプリント回路基板上に実装されていることを特徴とする半導体装置。

【請求項4】 ICチップ及びプリント回路基板のそれぞれの半田ランドのうち最外円周上の半田ランドの数が、何れも5以上であることを特徴とする請求項3に記載の半導体装置。

【請求項5】 ICチップが、チップサイズパッケージ、ボールグリッドアレイパッケージ、及び、マルチチップモジュールパッケージの何れかであることを特徴とする請求項3又は4に記載の半導体装置。

【請求項6】 請求項3に記載の半導体装置の製造方法であって、プリント回路基板の半田ランド上にクリームはんだを被着させ、リフロー法によりICチップを実装することを特徴とする半導体装置の製造方法。

【請求項7】 ICチップの半田ランド上にバンパを形成し、リフロー法によりプリント回路基板上にICチップを実装することを特徴とする請求項6に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ICチップ、半導体装置、及び、半導体装置の製造方法に関し、更に詳しくは、補強ランドを有していなくても電気的接続の信頼性が高いICチップ、半導体装置、及び、半導体装置の製造方法に関するものである。

【0002】

【従来の技術】IC (Integrated Circuit) チップを直接にプリント回路基板上に実装する際、バンパと呼ばれる半球状の電極を形成し、フェイスダウン方式、例えばフリップチップ方式で実装している。本明細書でICチップとは、単なる集積回路ではなく、実装し得る状態の半導体装置をいう。以下、図面を用いて従来例を説明する。図7は、ベアチップをICチップとしてプリント回路基板上に実装してなる半導体装置の側面断面図であり、図8は、実装する前のICチップの背面図である。従来の半導体装置1は、ICチップ1Aとプリント回路基板6とを備えている。ICチップ1Aは、電極に対応した半田ランド4及びその上のバンパ（半田バンパ）2と、ICチップ1A—プリント回路基板6の間の接合補強のために形成された補強ランド5及びその上の補強バンパ3とを備えている。補強ランド5及び補強バンパ3

は、ICチップ1Aの背面の四隅に形成されている。バンパ2は、補強バンパ3以外の領域にグリッド状に形成されている。また、プリント回路基板6は、半田ランド4及び補強ランド5に対応する位置に、それぞれ、半田ランド7A及び補強ランド7Bを有する。

【0003】以下、ICチップ1A及びプリント回路基板6に補強バンパ及び補強ランドが形成されている理由を説明する。ICチップ1Aとプリント回路基板6とは、熱膨張係数が異なるため、使用時等に生じる熱によってこれらが膨張すると、バンパ2を溶融、固化してなる接合部2Aに応力が加わる。最も大きな応力が加わる接合部は、ICチップ1Aの中心から最も距離の遠い接合部である。この応力により接合部が破断することを防止し、実装後の電気的接続の長期的信頼性を得るために、充分に大きい寸法を有する補強バンパ3を四隅に設けている。尚、応力が、補強バンパ3を溶融、固化してなる補強部3Aにのみ集中することを防止するために、ICチップ1Aとプリント回路基板6との間に封止用の樹脂8を流入、固化させることもある。

【0004】また、図9は、従来のCSP（チップサイズパッケージ又はチップスケールパッケージ）をプリント回路基板上に実装してなる半導体装置の側面断面図であり、図10は、従来のCSPの背面図である。CSP9は、小型化を目的としてICチップとほぼ同等の平面寸法で形成されているが、ICチップ1Aと同様、電気的接続の信頼性を向上させるために、半田ランド12及びその上に形成されたバンパ10の他に、補強ランド13及びその上に形成された補強バンパ11を背面の四隅に有する。また、CSP9を実装するプリント回路基板14には、半田ランド12及び補強ランドに対応する位置に、それぞれ、半田ランド16及び補強ランド18を有する。

【0005】

【発明が解決しようとする課題】ところで、近年、電極パッド数の増加、ICチップの寸法の縮小に伴い、再配列された半田ランドやバンパのピッチも益々縮小せざるを得ない。このため、以下の問題が生じていた。第1に、種々の制約により、寸法の大きな補強バンパを四隅に配置することが困難である。第2に、バンパのピッチを縮小するとバンパの寸法も小さくなり、これに伴い、補強バンパの寸法もバンパに合わせて小さくする必要がある。その結果、補強バンパが高い応力に耐えられず、補強バンパとしての機能を十分に有していないことが多い。第3に、CSPであっても、前述のように背面の四隅に補強ランド及び補強バンパを設ける必要があり、このため、CSPの小型化が妨げられている。

【0006】以上のような事情に照らして、本発明の目的は、補強ランドを有していなくても電気的接続の信頼性が高いICチップ、半導体装置、及び、半導体装置の製造方法を提供することである。

【0007】

【課題を解決するための手段】本発明者は、鋭意検討の結果、半田ランドやバンパの配置を工夫することにより、上記目的を達成できることを見出し、本発明を完成するに至った。

【0008】上記目的を達成するために、本発明に係るICチップは、電極に対応した半田ランドを円周上に互いに離隔して有することを特徴としている。好適には、複数の同心状の円周上に半田ランドを有する。また、本発明に係る半導体装置は、本発明に係るICチップと、該ICチップの半田ランドに対応する位置に半田ランドを有するプリント回路基板とを備え、ICチップがプリント回路基板上に実装されていることを特徴としている。これにより、補強ランドを有していなくても電気的接続の信頼性の高い半導体装置が実現する。

【0009】好適には、ICチップ及びプリント回路基板のそれぞれの半田ランドのうち最外円周上の半田ランドの数が、何れも5以上である。本発明に係る半導体装置では、ICチップが、チップサイズパッケージ、ボールグリッドアレイパッケージ、及び、マルチチップモジュールパッケージの何れかであってもよい。

【0010】本発明方法に係る半導体装置の製造方法は、本発明に係る半導体装置を製造する方法であって、プリント回路基板の半田ランド上にクリームはんだを被着させ、リフロー法によりICチップを実装することを特徴としている。本発明方法では、特にバンパを形成する必要はないが、ICチップの半田ランド上にバンパを形成し、リフロー法によりプリント回路基板上にICチップを実装することにより、ICチップとプリント回路基板との電気的接続の信頼性を更に高くなる。

【0011】

【発明の実施の形態】以下に、実施形態例を挙げ、添付図面を参照して、本発明の実施の形態を具体的かつより詳細に説明する。

実施形態例1

本実施形態例は、本発明に係るICチップを用いて本発明に係る半導体装置を本発明方法により製造する例である。図1は、本実施形態例のICチップの背面図である。本実施形態例のICチップ20は、ベアチップであり、互いに異なる半径を有する複数の同心状の円周21A～Cの上に、電極に対応した半田ランド22を互いに離隔して有し、更に、各半田ランド上にバンパ（半田バンパ）24を有する。同心状の各円周の中心は、ICチップ20の中心に一致している。

【0012】図2は、ICチップ20を用いて製造された半導体装置の側面断面図である。図2に示した半導体装置26は、ICチップ20と、ICチップ20の半田ランド22に対応する位置に半田ランド28を有するプリント回路基板30とを備えている。半導体装置26を製造するには、プリント回路基板30の半田ランド28

の上にクリームはんだを被着させ、また、ICチップ20の半田ランド22の上にバンパ24を形成する。そして、リフロー法により、クリーム半田及びバンパ24を溶融、固化してなる接合部32を形成して、プリント回路基板30にICチップ20を実装する。その後、必要に応じ、ICチップ20とプリント回路基板30との間に封止用の樹脂8を流入、固化させる。

【0013】本実施形態例では、半導体装置26は同心状の円周上に接合部32を有している。従って、半導体装置26が熱膨張したとき、プリント回路基板30及びICチップ30の熱膨張係数が異なるため接合部32に応力が加わっても、この応力は全ての接合部に分散される。よって、補強ランドを有していなくても電気的接続の信頼性が高い。尚、円周21A～Cの数は、バンパ数に応じて増減させてもよく、また、各円周の中心は、ICチップ20の中心に必ずしも一致していなくてもよい。また、バンパを形成しないICチップ、すなわちランド・グリッド・アレイ（LGA）のICチップを用いて半導体装置を製造しても、半導体装置26と同様の効果を奏することができる。

【0014】実施形態例1の改変例1

図3は、本改変例のICチップの背面図である。本改変例のICチップ34では、バンパの形成されている同心状の円周36、38が、一部、ICチップ34の外方に位置しており、ICチップの背面の四隅の領域にバンパ40が形成されている（図3参照）。尚、本改変例では、最外円周上のバンパに加えられる応力を各バンパに均一に分散するために、各円周の中心をICチップの中心に一致させている。本改変例により、背面の四隅の領域にまでバンパを形成したICチップが実現される。

【0015】実施形態例1の改変例2

図4は、本改変例のICチップの背面図である。本改変例のICチップ42は、改変例1に比べ、バンパのうちICチップ42の背面中央の領域に形成されたバンパ43は、従来と同様、グリッド状に形成されている。尚、ICチップ背面の任意の位置にバンパを形成するには、任意の位置にバンパをグリッド状に形成している特開平9-306918に記載された公知の方法を用いればよい。本改変例により、改変例1と同様、背面の四隅の領域にまでバンパを形成したICチップが実現される。

【0016】実施形態例2

本実施形態例では、CSPを例に挙げて説明する。図5は、本実施形態例のCSPの構成を示す斜視図である。本実施形態例のCSP80は、円盤状のインターポーザ81と、インターポーザ81の表面側にダイボンダされたICチップ83と、インターポーザ81の裏面に形成されたバンパ82と、ICチップ83及びインターポーザ81に電気的に接続されたボンディングワイヤ85と、ICチップを封止する樹脂84とを備えている。

【0017】図6は、CSP80の背面図である。CS

P80は、複数の同心状の円周上に、電極に対応した半田ランド（図示せず）を互いに離隔して有し、更に、各半田ランド上にバンパ82を有する。同心状の各円周の中心は、ICチップ20の中心、すなわちインターポーザ81の中心に一致している。インターポーザ81の材質は、例えばポリイミド、ガラスエポキシ、セラミックなどである。

【0018】本実施形態例のCSPは、補強ランドを有していなくても電氣的接続の信頼性が高く、従って、CSPを小型化することができる。

【0019】

【発明の効果】本発明に係るICチップによれば、電極に対応した半田ランドを円周上に互いに離隔して有する。これにより、ICチップは、従来のように補強バンパや補強ランドを有する必要がなく、補強バンパや補強ランドが形成されていた領域に半田ランドやバンパを形成することが可能になる。また、本発明に係る半導体装置によれば、本発明に係るICチップと、該ICチップの半田ランドに対応する位置に半田ランドを有するプリント回路基板とを備え、ICチップがプリント回路基板上に実装されている。これにより、プリント回路基板及びICチップが熱膨張しても、ICチップ及びプリント回路基板を接合している接合部に加わる応力は、全ての接合部に分散される。よって、補強部のみで応力緩和する従来の半導体装置に比べ、電氣的接続の信頼性が遙かに高い。

【図面の簡単な説明】

【図1】実施形態例1のICチップの背面図である。

【図2】実施形態例1の半導体装置の側面断面図である。

る。

【図3】実施形態例1の改変例1のICチップの背面図である。

【図4】実施形態例1の改変例2のICチップの背面図である。

【図5】実施形態例2のCSPの構成を示す斜視図である。

【図6】実施形態例2のCSPの背面図である。

【図7】従来の半導体装置の側面断面図である。

【図8】従来のICチップの背面図である。

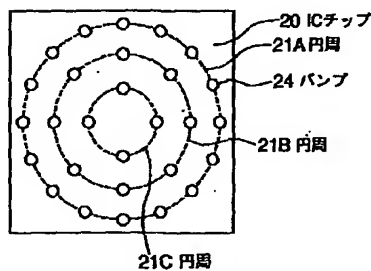
【図9】従来のCSPをプリント回路基板上に実装してなる半導体装置の側面断面図である。

【図10】従来のCSPの背面図である。

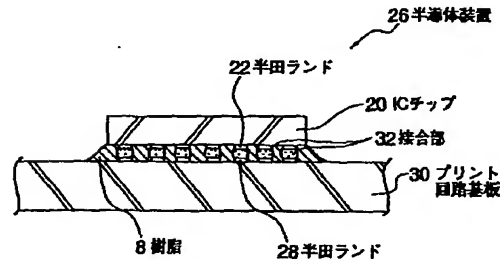
【符号の説明】

1……半導体装置、1A……ICチップ、2……バンパ、2A……接合部、3……補強バンパ、3A……補強部、4……半田ランド、5……補強ランド、6……プリント回路基板、7A……半田ランド、7B……補強ランド、8……樹脂、9……CSP、10……バンパ、11……補強バンパ、12……半田ランド、13……補強ランド、14……プリント回路基板、16……半田ランド、18……補強ランド、20……ICチップ、21A～C……円周、22……半田ランド、24……バンパ、26……半導体装置、28……半田ランド、30……プリント回路基板、32……接合部、34……ICチップ、36、38……円周、40……バンパ、42……ICチップ、43……バンパ、80……CSP、81……インターポーザ、82……バンパ、83……ICチップ、84……樹脂、85……ボンディングワイヤ。

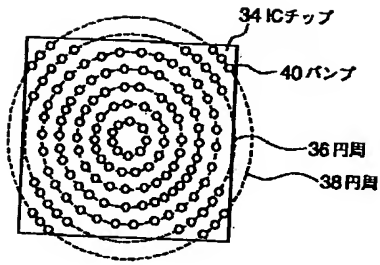
【図1】



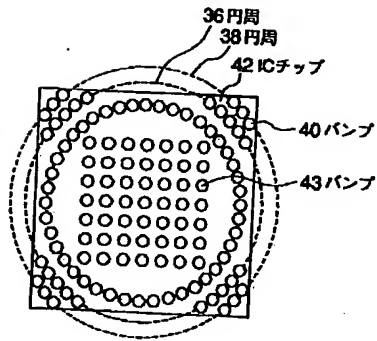
【図2】



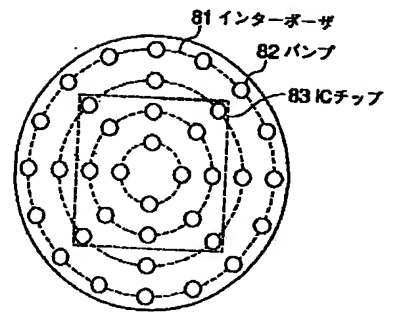
【図3】



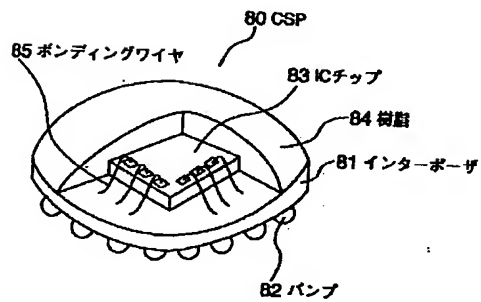
【図4】



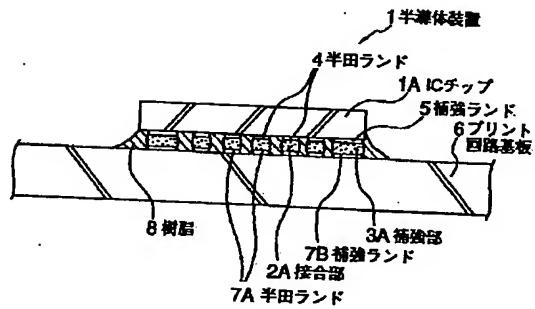
【図6】



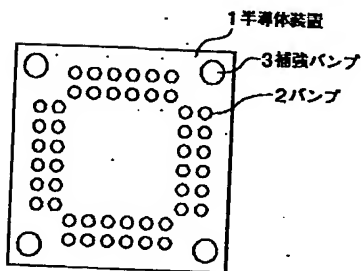
【図5】



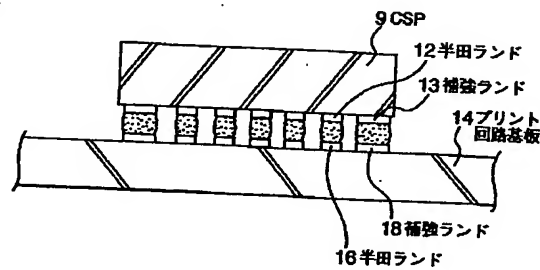
【図7】



【図8】



【図9】



【図10】

